

文章编号: 1001-3806(2018)01-0089-05

基于激光导引头信号的并行高速 FFT 算法设计

朱立坤¹, 贾方秀^{1*}, 李兴隆²

(1. 南京理工大学 智能弹药国防重点学科实验室, 南京 210094; 2. 中国工程物理研究院 化工材料研究所, 绵阳 621900)

摘要: 为了减少激光半主动武器中测量光学器件光斑点坐标时噪声和干扰对探测精度影响、增加脉冲信号的测量带宽、提取信号的有效值, 同时克服串行快速傅里叶变换(FFT)运算耗时及时间复杂度较大的问题, 基于多核和并行架构的 SoC-FPGA 平台以及 OpenCL 软件, 提出了实现并行 FFT 的计算方法。结果表明, 利用该方法可使 FFT(1-D)的时间复杂度下降到原来的 $1/Q$, 得到了较好的加速效果; 通过 3 种平台(先进精简指令集微处理器、数字信号处理器和片上系统现场可编程门阵列)的运算耗时实验对比, 该算法运算耗时为 6.0449ms(1-D 4096 点), 要比同点数其它两种平台运算耗时少。并行 FFT 算法不仅满足激光半主动导引头信号实时性的要求, 而且可以达到去噪的效果, 能有效地降低噪声和背景光的影响。

关键词: 测量与计量; 并行快速傅里叶变换; SoC-FPGA; OpenCL; 时间复杂度; 激光半主动

中图分类号: TJ765.3⁺32; TN911.74 **文献标志码:** A **doi:**10.7510/jgjs.issn.1001-3806.2018.01.017

Design of parallel high-speed FFT algorithm based on laser seeker signal

ZHU Likun¹, JIA Fangxiu¹, LI Xinglong²

(1. Ministerial Key Laboratory of Intelligent Ammunition, Nanjing University of Science and Technology, Nanjing 210094, China; 2. Institute of Chemical Materials, Chinese Academy of Engineering Physics, Mianyang 621900, China)

Abstract: In order to reduce the influence of noise and interference on the detection accuracy of optical spot coordinates in semi-active laser weapons, the measurement bandwidth of pulse signal increased and the effective value of the signal was extracted. By overcoming the great time-consuming and complexity of the serial fast Fourier transform (FFT) operation, parallel FFT computing method was proposed based on multi-core and parallel architecture system on chip-field-programmable gate array (SoC-FPGA) platform and OpenCL software. By this method, the time complexity of FFT (1-D) can be reduced to $1/Q$ times and the better acceleration effect was obtained. After comparing the computational time-consuming experiments of three platforms (advanced risc machines, digital signal processing and SoC-FPGA), the calculating time of the proposed algorithm is to 6.0449ms (1-D 4096 points) and less than that of the other two platforms with the same number of points. The results show that parallel FFT algorithm not only meets the requirement of the real-time performance of laser semi-active seeker and achieves the effect of denoising, but also can effectively reduce the influence of noise and background light.

Key words: measurement and metrology; parallel fast Fourier transform; SoC-FPGA; OpenCL; time complexity; laser semi-active

引言

激光半主动寻的制导武器(laser semi-active search guide weapons, LSSGWS)具有制导精度高、抗干扰能力强、结构简单、成本低、使用方便等优点, 因而被广泛应用于武器装备中, 成为使用频率最高的光电精确制导武器^[1-4]。半主动激光制导武器主要依靠武器前端的激光导引头起作用^[5]。激光导引头由光学系统收集

激光照射目标物体上反射的回波, 利用位置敏感探测器(position sensitive detector, PSD)或者四象限探测器(quadrant detector, QD)等光学位置传感器进行制导。

采用 10 脉冲/s ~ 20 脉冲/s 脉冲激光进行制导时, 探测器多采用速度响应快的光学位置传感器, 探测器会输出纳秒级的脉冲信号^[6]。实际使用过程中, 探测仪器性能要受到噪声及干扰的影响和限制。光学探测器主要的噪声来源包括热噪声、散粒噪声和闪烁噪声等^[7]; 干扰主要由暗电流、背景光等引起的。当激光制导过程中, 目标的反射率低或者传输距离远时, 光信号会更加微弱, 这时就需要尽可能消除探测器上噪声和干扰的影响提取有用的信号以获得准确的光斑位置。

ZHAO^[8]等人研究并实现了基于通用并行计算架

基金项目: 国家自然科学基金资助项目(61201391)

作者简介: 朱立坤(1991-), 男, 硕士研究生, 现主要从事数字信号处理、并行异构运算方面的研究。

* 通讯联系人。E-mail: jiafangxiu@126.com

收稿日期: 2017-01-18; 收到修改稿日期: 2017-03-09

构平台的快速傅里叶变换 (fast Fourier transformation, FFT) 并行计算,但是只局限于 NVIDIA 公司的统一通用并行计算架构平台。YIN^[9] 等人利用小波理论对 PSD 信号进行有用信号的提取,但是小波转换在常规处理器上实现很复杂。而采用 FFT 对光学位置探测器所获得的信号进行处理,不但可以有效地消除误差,增加光斑位置探测的精度,而且可以很方便地在弹载计算机上实现。但是常规的数字信号处理器(如数字信号处理器(digital signal processing, DSP)、先进精简指令集微处理器(advanced risc machine, ARM)、FFT 处理器等)在处理速度及处理时间上都无法满足弹载计算机对时间及功耗的要求。ZHAN 等人^[10] 利用现场可编程门阵列(field-programmable gate array, FPGA) 实现了多路并行结构的 FFT 处理器,但是进行 FPGA 开发时,需要了解 FPGA 硬件开发的特定领域的知识,并且 VHDL 和 Verilog 硬件描述语言可移植性较低,在移植的过程中受到 FPGA 逻辑单元阵列数量的限制。

本文中提出了使用 OpenCL 实现 FFT 算法的方法,通过一个高级语言合成工具映射到片上系统(system on chip, SoC)-FPGA 上实现 OpenCL 并行运行。该方法的主要优点是:(1)增加了 FFT 算法的高效性、可靠性,利用 OpenCL 在 SoC-FPGA 上实现并行 FFT 可以大大减少 FFT 算法的运行时间,利用 FPGA 实现硬件加速器,大大增加了算法运行的可靠性,并且 OpenCL 具有“一次编写、各设备上运行”等优势,使得面向 OpenCL 的程序具有高度可移植性;(2)减少了实现机制的功耗和增加了便捷性,SoC-FPGA 实现了硬核处理系统(hard processor system, HPS)性能(在设计中加入了随机存取存储器(random access memory, RAM)、只读存储器(read only memory, ROM)、串行外设接口(serial peripheral interface, SPI)、控制器局域网(controller area network, CAN)等常用模块,极大扩展了 SoC 的应用领域,方便系统增加各类常用的传感器的同时又兼顾低功耗的特性,这使得 SoC-FPGA 很适合作为数字信号处理器应用到激光半主动武器系统中。

1 激光半主动光电位置探测器件信号特点

为了增强激光发射器在大气中的峰值功率,一般激光发射器都会发射重频较低、脉宽较窄的脉冲光。直接照射到目标上经过目标的反射,被导引头的光学系统探测到并且光电位置探测器会产生相应的信号,并有相关数字信号处理电路,最后控制导弹的姿态并命中目标。光电位置传感器单一引脚经过单一 I/V (电流/电压)转换后输出的波形如图 1 中 1 通道波形所示。

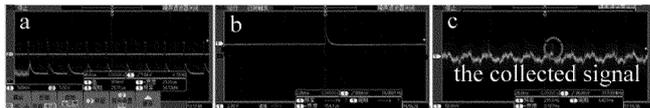


Fig. 1 The waveform of position sensor
a—outside the darkroom with high intensity b—in the darkroom with high intensity c—in the darkroom with low intensity

输出波形的主要特点是:(1)由于背景光的影响,波形输出时有个直流变量,表现在图 1a 中就是初始值并不是在零点位置;(2)消除背景光影响后在光强较强的情况下,波形完美可以进行数据采集,但是在光强较弱的情况下各种噪声比较多,原始信号几乎被混灭在噪声中,表现在图 1c 中就是几乎辨别不出原始信号;(3)周期 $T = 10\text{Hz} \sim 20\text{Hz}$ 。所以就要求 4 路信号的运算在 50ms ~ 100ms 之内完成,单路信号的运算在 12.5ms ~ 25ms 之内完成。

2 面向 OpenCL 的 SoC-FPGA 并行高速 FFT 设计

由于 FFT 具有蝶型单元和组的概念等特点,所以对 FFT 算法进行并行化处理是快速、可靠的方法之一。MAIMAITIJIANG 等人^[11] 研究了 FFT 算法并行计算的实现。SoC-FPGA 不仅具有 FPGA 结构可方便实现 FFT 的并行操作,而且具有 ARM 处理器,很容易对数据进行管理和分配处理。

为了在 SoC-FPGA 实现并行 FFT 运算,需要在芯片内部进行外围电路和网络互连的协议(internet protocol, IP)核添加,图 2 是添加完成后的主要系统框图。

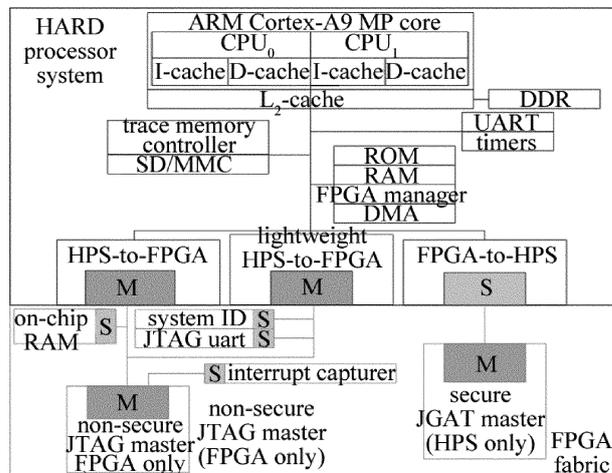


Fig. 2 Hardware architecture of SoC-FPGA for FFT

整个 SoC-FPGA 系统被分为两大区块: HPS 和 FPGA 部分。对于 HPS 部分,主要是嵌入了 ARM 公司的 ARM Cortex-A9 处理器,加入 RAM, ROM 等内存 IP 是为了后续读取局部数据时需要,安全数码卡等外部 FLASH 是为了存储数据和程序。对于 FPGA 部分,加入了一些和 HPS 部分通讯和控制的总线 and 控制器,剩

余部分主要还是沿袭了 FPGA 的系统结构,此处就不在重述。

为了更方便地实现 FFT 的并行化处理,选用 OpenCL 作为设计的主体语言,SoC-FPGA 的 OpenCL 主要面向信号处理类应用的客户,是用 C 语言开发 FPGA 的新方法。而 SoC-FPGA 具有的并行和多核处理的架构非常适用于基于异构平台运行应用程序接口的 OpenCL 的运行。

一个完整的 OpenCL 运行程序通常由两部分组成:一个宿主机程序和一个或多个内核组成的集合。宿主机程序是在宿主机(本次为 ARM)上运行,内核在 OpenCL 设备上执行,它是完成整个 OpenCL 应用的具体工作。

图 3 展示了作者设计的并行高速 FFT 的主要组成及基本工作流程。内核函数的设计会在接下来进行讨论。

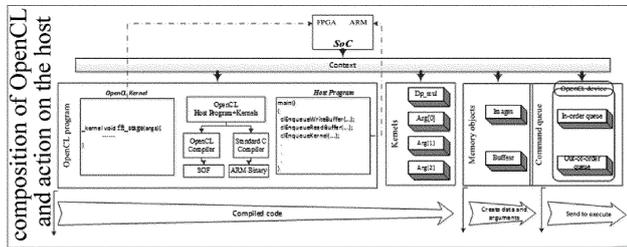


Fig. 3 Action of OpenCL in SoC-FPGA

2.1 FFT 算法

FFT 本身具有很好的分治特性,根据这个特点来研究它的并行性特征^[12],实现在 SoC-FPGA 平台的运行。

对 N 点序列 $x(n)$,其离散傅里叶变换(discrete Fourier transform, DFT)的变换对定义为:

$$X(k) = \sum_{n=0}^{N-1} x(n) W_N^{nk}, (k = 0, 1, \dots, N-1) \quad (1)$$

$$x(n) = \frac{1}{N} \sum_{k=0}^{N-1} X(k) W_N^{-nk}, (n = 0, 1, \dots, N-1) \quad (2)$$

式中,旋转因子 $W_N^{nk} = \exp(-j \frac{2\pi}{N} nk)$ ($n = 0, 1, \dots, N-1$)。COOLET 和 TUKEY 在 1965 年利用 W 因子具有周期性及对称性(见(3)式),提出用快速傅里叶变换算法,使 N 点 DFT 的乘法计算量由 N^2 次降为 $\frac{N}{2} \log_2 N$ 次。

$$\begin{aligned} W_N^0 &= 1, W_N^{N/2} = -1, \\ W_N^{N+r} &= W_N^r, W_N^{N/2+r} = -W_N^r \end{aligned} \quad (3)$$

采样点为 N 时,按时间抽取基-2 FFT 共需 $\log_2 N$ 级的蝶形运算,且每一级有 $N/2$ 个蝶形运算。实现时先对输入采样点进行倒位序调整,再逐级作蝶形运算,

最后得到正序的 FFT 输出。

由于 FFT 中每一级的蝶形运算存在相互独立性,根据蝶形运算的原理,引入并行执行的思想。

2.2 算法并行化

归并过程是整个 FFT 变换的核心。并行归并算法的初始思想就是将输入元素均匀的分布在处理机上^[12]。对于具有 N 个采样点的 FFT 序列,需要 $M = \log_2 N$ 级来计算得到最终的输出结果。第 1 级先计算得到 $N/2$ 个两两元素组成的 FFT 序列,第 2 级将前一级归并为 $N/4$ 个元素的 FFT 序列,以此类推,直到求出最后的 FFT 序列。用 OpenCL 实现 FFT 的过程具体如图 4 所示。

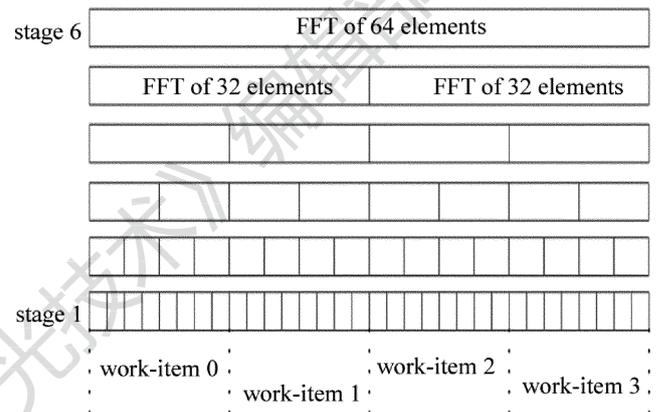


Fig. 4 FFT for 64-element sequence with 4 work items

首先假设整个 FFT 运算可以划分为 Q 个工作项 ($Q < N$),并为 2 的幂,然后各个工作项独立计算 FFT 变换的前 $\log_2(N/Q)$ 级,但是之后的 $(\log_2 N - \log_2(N/Q)) = \log_2 Q$ 级需要各个工作项之间的运算操作必须同步化进行。图 4 中假设 $x(n)$ 有 64 个元素,很容易知道 FFT 需要进行 6 级运算,假设用 4 个工作项来进行并行处理,那么各个工作项需独立计算 $(\log_2(64/4)) = 4$ 级运算,然后在第 4 级运算完成后,同步各个工作项之间的处理结果,然后进行第 5 级和第 6 级运算。理想条件下,基-2 FFT(1-D)时间复杂度 O 可以下降到 $O(\frac{N}{Q} \log_2 N)$ 。

具体在 SoC-FPGA 上用 OpenCL 实现 FFT 并行计算时主要涉及到内核的硬件实现,实现过程是通过 FPGA 的开发工具包编译 OpenCL 的内核产生一个电阻晶体管逻辑电路项目,从而实例化一个宽的流水线结构。主机程序是按照初始化平台、寻找设备、打印设备信息、创建设备上下文、在设备上下文中创建指令队列、载入设备代码、编译设备代码、创建核函数对象、设置核函数参量、运行核函数、等待核函数运行结束、清除所有对象等流程进行编写^[13]。内核的执行流程见图 5。工作项目流程是一个平行的流水线 FFT 加

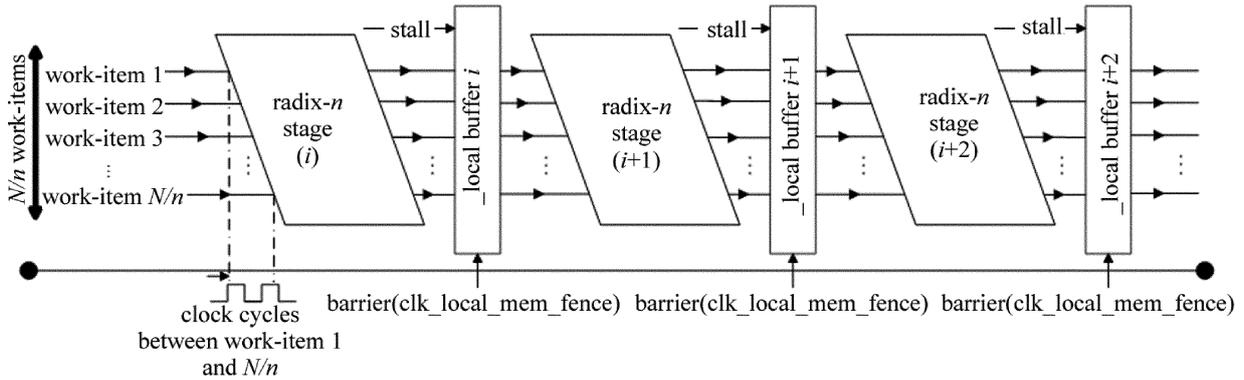


Fig. 5 Flow of N-D parallel FFT algorithm

速器。已进入加速器的工作项目连续交错正好经历一个时钟周期,当工作项目之间需要数据交换时,必须停止当前的工作项目,在栅栏的作用下进行同步化,之后各个工作项目继续进行下一阶段的计算,直到整个项目完成。

整个 FFT 并行具体计算过程是:假设 N 点的数据序列,在进行 FFT 变换时,每级都需要经过 $N/2$ 个蝶形运算;Kernel 函数含有一个基- n FFT 引擎,每一时钟周期能够处理 n (n 为 2 的幂) 个数据点,这个引擎通过一个固定的顺序处理块(蝴蝶、旋转、交换、重新排序、乘法等),产生 n 个输出点的 FFT 变换。在一个工作项目任务中,Kernel 函数被设计为一个循环调用的过程。通过循环调用 FFT 引擎 M 次,最后将数据从设备端输出到主机端完成整个 FFT 变换。

本次设计每一时钟周期能够处理 8 个数据点的基-4 FFT 内核主要框架如下:(1)设计 FFT 蝶型块、数据旋转块、数据交换块;(2)定义全局转换 FFT 的点数 $N = 4096$;(3)调用 FFT 蝶型块、数据旋转块、数据交换块;(4)接下来 $(\log_2 N - 2)$ 阶段交替两个计算模式(在此之前要调用一次 #pragma unroll 来指示编译器完全展开循环以增加流水线并行性);(5)最后 $(\log_2 N - 1)$ 阶段就是移动滑动窗口内容,在此过程中如果编译器能够完全展开循环,硬件就可以将整个内容并行。

此内核函数被配置为作为单个工作项的内核,它使用一个滑动窗口来表示延迟元件。该内核函数在运行时首先从全局内存中读取输入数据,并将数据馈送到 8 个数据点的基-4 FFT 内核然后将存储结果保存到全局内存。数据时顺序输入然后反比特输出,在编译时编译器利用流水线的并行性,通过重复 FFT 内核的源代码,进行循环的迭代,每一个时钟周期启动一次迭代。

3 实验结果及分析

为了和常规串行 FFT 进行对比,需要对设计的程序进行运算耗时的对比,主要是根据本次实验并结合 FFT 在进行 1024 和 4096 个元素的变换时在 ARM^[14-15],

DSP^[16-17]等处理器上的运行时间进行对比,具体结果见表 1,运算耗时是微处理器最重要的性能指标之一。分析表 1 可知,具有 NEON 的 ARM Cortex-A8 平台在计算 FFT 时耗时最长,实时性最差,基于 TI 的 C6713 单核 DSP 运算平台对 FFT 实现性能次之。对于 4096 点复数数据的 FFT 并行运算耗时仅为 6.0449ms,这主要是因为是在并行 FFT 运算中需要进行多次同步化操作,而同步化很耗时间。对于实时性要求较高的数字信号处理的微处理器,SoC-FPGA 完全满足性能的要求。

Table 1 Comparison of operation time of ARM, DSP and SoC-FPGA

processor family	processor type	points of FFT	1-D FFT/ms
SoC-FPGA	5CSEA5	1024	1.3124
		4096	6.0449
ARM	ARM Cortex-A8 with NEON	1024	15.2585
		4096	59.0241
DSP	TMS320C6713	1024	12.9487
		4096	51.7513

为了验证本文中提出的方法,搭建实验室实验环境,具体如图 6 所示。

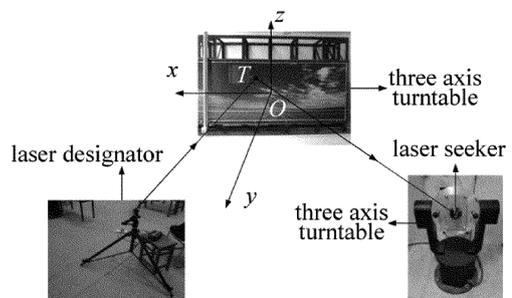


Fig. 6 Experiment of laser semi-active diffuse reflection

在实验室内,将激光指示器发射的激光照射到漫反射屏上,调整三轴转台,使固定在三轴转台上的导引头能接收到激光信息,利用数采卡进行数据采集。

将数据采集卡通道设置为 4,采样率 $F = 2000\text{Hz}$,采集时间设置为 10s。编写相关的程序并下载到目标板内,运行程序。

将原始数据和 SoC-FPGA 产生的数据进行绘图,

如图 7 所示。

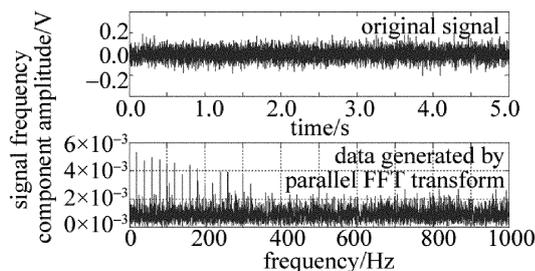


Fig. 7 Original signal and FFT transform result of laser semi-active photoelectric detector

在多级的归并运算过程中,数据的截尾会产生误差,影响运算的精度。但由于该误差较小,不影响后续频谱的分析和处理。首先根据所得数据,计算某点 n 所代表的频率 $F_n = (n - 1)F/N$ 。第 1 个点表示的是直流分量(即 0Hz),直流分量的存在主要是杂散光等环境因素造成的,所以在计算光斑点坐标时,首先是第 1 个点的模值除以 N ,得到直流分量;之后根据 $n = F_n N/F + 1$ 计算特定频率下的模值,再除以 $(N/2)$ 得到原始信号的峰值,从而达到去除其它频率噪声的目的。最后也可根据 FFT 之后的坐标点计算相位关系。

对于 4096 点数据的 FFT 并行运算耗时为 6.0449ms,由于并行 FFT 运算中需要进行多次同步化操作,而同步化很耗时间,所以对 OpenCL 程序进行进一步的优化设计,还可以得到更好的性能。对于实时性要求较高的激光半主动导引头的数字信号处理,SoC-FPGA 完全满足性能的要求。

4 结论

通过分析激光半主动导引头信号的特征,利用 FFT 算法的并行性和 OpenCL 并行编程的特点,实现 FFT 的并行计算方法,该方法运行在具有并行和多核处理架构的 SoC-FPGA 上。通过实验验证,在保证可以精确计算坐标数据量的前提下,本文中提出的运行于 SoC-FPGA 的 OpenCL 的并行 FFT 方法,其运行时间远小于单周期的激光信号,可以有充足的时间接下来进行其它操作。另外,考虑到 SoC-FPGA 和 OpenCL 未来广泛的应用领域,可以将现有的并行 FFT 计算方法与其在相关领域中的应用结合起来,进一步提高其应用价值。

参考文献

- [1] WANG W F, LIU Zh G, WANG Sh Ch, *et al.* Design of energy simulation system for laser guided weapons[J]. *Laser Technology*, 2012, 36(6):844-848(in Chinese).
- [2] SHI D H, XIONG Sh Y. A review on semi active laser guided bomb[J]. *Infrared Technology*, 2000, 22(2):28-34(in Chinese).
- [3] WANG K B. Status quo, key technology and development of laser guided weapon[J]. *Infrared & Laser Engineering*, 2007, 36(5):651-655(in Chinese).
- [4] ZHANG T F, ZHANG H X, HUI J J, *et al.* A review on development and application of laser-guided weapons[J]. *Electronics Optics & Control*, 2015, 22(10):62-67(in Chinese).
- [5] LIANG W W, HUANG Zh Y, ZHANG W P, *et al.* Study on error signal of quadrant detectors in laser seekers[J]. *Laser Technology*, 2014, 38(4):569-573(in Chinese).
- [6] KARAPUZIKOV A I, PTASHNIK I V, SHERSTOV I V, *et al.* Modeling of helicopter-borne tunable TEA CO₂, DIAL system employment for detection of methane and ammonia leakages[J]. *Infrared Physics & Technology*, 2000, 41(2):87-96.
- [7] YU Y N. Research on weak current detection system of position sensitive detector[D]. Wuhan: Wuhan University of Technology, 2012:5-11(in Chinese).
- [8] ZHAO L L, ZHANG Sh B, ZHANG M, *et al.* High performance FFT computation based on CUDA[J]. *Application Research of Computers*, 2011, 28(4):1556-1559(in Chinese).
- [9] YIN G X, WANG G, LI Y J, *et al.* Data analysis of PSD test system based on wavelet theory[J]. *Electro-Optic Technology Application*, 2011, 26(3):85-88(in Chinese).
- [10] ZHAN X Ch, CAI F Y, WANG W. FPGA-based implementation technologies of multi-channel parallel FFT algorithm[J]. *Modern Electronics Technique*, 2015, 38(19):33-36(in Chinese).
- [11] MAIMAITIJIAN Y, WEE H C, ROULA A, *et al.* Evaluation of parallel fft implementations on gpu and multi-core pcs for magnetic induction tomography[C]//World Congress on Medical Physics and Biomedical Engineering. Munich, Germany: Springer, 2009:1889-1892.
- [12] WANG W Y, QIOU Y. A new algorithm for parallel mergesorting[J]. *Computer Engineering & Applications*, 2005, 41(5):71-72(in Chinese).
- [13] ZHAN Y, ZHAO X C, TAN T D. Parallel programming of heterogeneous system based on OpenCL[J]. *Computer Engineering & Design*, 2012, 33(11):4191-4186(in Chinese).
- [14] WANG J D, CHEN Y Q. Out-of-place fft optimization based on ARM Cortex-A8 platform[J]. *Modern Electronics Technique*, 2008, 31(23):144-147(in Chinese).
- [15] LI H J, WEI Q L. High-efficient implementation of FFT algorithm based on ARM920T core[J]. *Computer Engineering & Applications*, 2008, 44(3):114-116(in Chinese).
- [16] LIU Q L, LIU Ch L. Fast fourier transform on CCS with FFT library[J]. *Techniques of Automation & Applications*, 2009, 28(2):59-62(in Chinese).
- [17] CHEN H L, JIANG Y. Design and realization of real FFT based on DSP[J]. *Journal of Dynamics & Control*, 2005, 3(2):50-53(in Chinese).