

文章编号: 1001-3806(2016)02-0199-06

脉冲气体激光器磁压缩放电电路的仿真

袁鑫荣, 左都罗*, 王新兵

(华中科技大学 武汉光电国家实验室, 武汉 430074)

摘要: 为了降低用于脉冲气体激光器的全固态磁压缩放电电路的放电延时抖动, 采用 PSPICE 软件对全固态磁压缩激励电路进行仿真分析, 完成了对充电、磁开关复位以及整个放电过程的初步模拟。模拟结果显示, 初始储能电容电压 1V 的波动会引起放电时间 5ns ~ 10ns 的抖动, 抖动时间随着充电电压的升高而降低; 通过采用特制的两级耦合复位回路来降低放电延时抖动, 该复位电路可将放电抖动从微秒量级降低到纳秒量级。结果表明, 降低抖动的关键因素在于充电过程中高频交流纹波经复位电路耦合将磁芯复位到一稳定状态, 使磁开关、可饱和脉冲变压器的工作状态更加稳定。建立的仿真模型, 对低放电抖动的脉冲放电激励电路设计可提供参考。

关键词: 激光技术; 脉冲放电; 磁开关; 放电抖动; PSPICE 仿真

中图分类号: TN78

文献标志码: A

doi: 10.7510/jgjs.issn.1001-3806.2016.02.010

Simulation of magnetically switched compression discharge circuits for pulsed gas lasers

YUAN Xinrong, ZUO Duluo, WANG Xinbing

(Wuhan National Laboratory of Optoelectronics, Huazhong University of Science and Technology, Wuhan 430074, China)

Abstract: In order to reduce discharge delay jitter of all solid state magnetic pulse compression discharge circuit for pulsed gas laser, the circuit was simulated with the pspice software including the full process of charging, magnetic switch resetting and discharging. The simulation results show that 1V jitter of initial storage capacitor voltage causes 5ns ~ 10ns jitter of discharge time and the discharge jitter decreases with the increase of the charging voltage. It was found in experiments that the discharge jitter can be reduced from μ s level to ns level by applying a special two-stage coupled resetting circuit. The results show that the key to reduce the jitter is that the magnetic cores can be reset to a steady state with high frequency alternating current (AC) ripple in the process of charging through the resetting circuit so that the magnetic switches and saturable transformer can work more steady. The simulation model can provide a reference to the design of low jitter pulsed discharge circuits.

Key words: laser technique; pulsed discharge; magnetic switch; discharge jitter; PSPICE simulation

引言

脉冲功率技术经过半个多世纪不断发展, 在国防军事、科学研究、民用工业等领域得到广泛应用^[1-2]。早期的脉冲电源多以闸流管等气体开关作为主开关, 由于气体恢复的限制和电极的烧蚀, 使得其重复率都不太高而且寿命有限^[3]。随着固体开关应用的不断成熟, 以磁开关和绝缘栅双极晶体管 (insulated gate bipolar transistor, IGBT) 相结合的磁压缩脉冲放电电路能成功解决这一问题, 成为一种广泛运用的高功率脉

冲电路。国外对全固态磁压缩电路方面的研究较早, 已经应用于准分子激光器、污染物处理等^[4-5]; 国内的研究起步较晚, 见诸报道的主要有中国科学院安徽光学精密研究所^[6-7]、中国科学院电工研究所^[8]及复旦大学电光源研究所^[9]等单位的工作, 他们对磁压缩脉冲放电电路的设计及实验进行了大量的研究。采用全固态磁压缩放电电路的准分子激光器在半导体行业领域起着重要作用。由于光刻用准分子激光器对光源的高要求, 单腔体结构在线宽和功率方面不能兼顾, 激光系统一般采用主振功率放大 (master oscillator power amplifier, MOPA)、主振功率再生放大 (master oscillator power regenerative amplifier, MOPRA) 等双腔结构^[10-11]。这些结构的性能对从系统触发到电路放电之间的时间抖动异常敏感, 双腔准分子激光器放电时间必须精确同步, 一般要求时间抖动小于 10ns^[12-13]。

为判别抖动产生原因, 寻找更好的抖动控制方法,

基金项目: 国家重大专项课题资助项目 (2013ZX02202-007)

作者简介: 袁鑫荣 (1991-), 男, 硕士研究生, 从事脉冲气体激光器磁压缩放电电路的研究。

* 通讯联系人。E-mail: zuoduluo@hust.edu.cn

收稿日期: 2015-03-06; 收到修改稿日期: 2015-03-26

本文中运用个人集成电路仿真软件 (personal simulation program with integrated circuit emphasis, PSPICE) 建立磁开关、可饱和脉冲变压器的元件模型, 对实验室提出的磁压缩脉冲放电电路进行仿真分析。与实验结果对比, 证明仿真模型能较好地描述脉冲放电电路的动作过程, 由此获得了实验室磁压缩脉冲放电电路的复位机理。最后, 利用该仿真模型对放电电路发生抖动的原因以及解决的方案进行了探讨。

1 磁压缩脉冲放电电路及其工作流程

本文中采用的磁压缩放电电路原理图如图 1 所示。在电路中 IGBT 开关、电容 C_0 、线路电感 L_1 和 L_2 、电容 C_1 依次串联构成储能及脉冲形成电路。IGBT 关断时, 带恒流源特性的高频开关电源通过磁开关 MS_1 、可饱和变压器 TX 的原边给储能电容 C_0 充电; C_0 电压达到设定值之后, 充电电源进入维持电压工作模式, 仅输出窄脉冲电流单位以维持 C_0 电压的稳定。此时, 放电触发脉冲可触发 IGBT 导通, 电容 C_0 、 C_1 和 IGBT 形成闭合回路, 电能从 C_0 向 C_1 传递, 形成初始脉冲电压。通过设计^[14], 可使得磁开关 MS_1 在电容 C_1 上的电压达到最大值时饱和导通, 接着 C_1 通过磁开关 MS_1 、变压器向电容 C_2 、 C_3 充电。可饱和脉冲变压器的副边、电容 C_2 和 C_3 构成 Fitch 高压脉冲发生器电路。当电容 C_2 上的电压达到最大值时, 可饱和脉冲变压器的副边饱和, 次级绕组电感量急剧下降, C_2 上电压反向与 C_3 串联形成倍压, 实现 Fitch 高压脉冲发生器的高压倍增功能, 这一倍压使得磁开关 MS_2 饱和导通, 向放电电容 C_4 充电。当电容 C_4 两端电压达到气体击穿阈值时, 会在放电腔内形成气体放电得到激光输出。在初始电容充电至 1.1kV、充入氮分子激光工作气体的情况下, 可以得到峰值约 12kV、下降沿小于 150ns 的负高压脉冲。

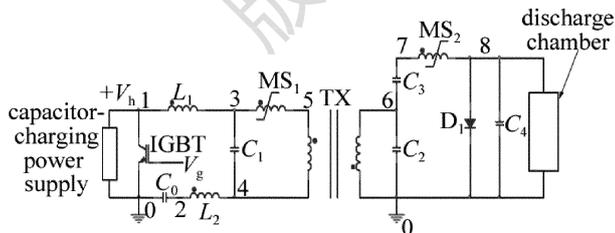


Fig. 1 Magnetic compression pulse discharge circuit

2 电路的 PSPICE 仿真

2.1 磁芯的设计与验证

PSPICE 是一种广泛应用的计算机电路软件, 具有强大的仿真功能。在电路仿真中, 磁芯需要根据其实际参量来进行设计。电路中磁开关和可饱和脉冲变

器使用的磁芯材料均为四川广元力源无线电器材工业有限公司生产的 OD80/120 × 20 型铁基超微晶磁芯, 其规格参量如下: 有效磁路长度 $L_e = 314.2\text{mm}$, 有效截面积 $A_e = 280\text{mm}^2$, 饱和磁感应强度 $B_m = 1.27\text{T}$, 剩余磁感应强度 $B_r = 1.18\text{T}$, 初始相对磁导率 $\mu_a = 1.258 \times 10^4$ 。对于磁芯而言, 需要设置的主要是磁滞回线即 $B-H$ 回线 (B 为磁感应强度, H 为磁化强度), 可以通过输入曲线坐标和模型参量两种方式来获得。本文中磁滞回线通过输入表 1 中磁芯模型参量来实现^[15], 建立的磁芯磁滞回线如图 2 所示。由磁开关的工作原理可知, 其本质为磁芯与电感的耦合, 若只在磁芯上耦合一个电感可以设计成磁开关, 在磁芯上耦合多个电感可以设计为可饱和脉冲变压器^[16]。仿真电路中 1 级磁开关采用 2 个磁芯绕组 3 匝, 2 级磁开关采用 4 个磁芯绕组 4 匝, 可饱和脉冲变压器采用 4 个磁芯, 原副边匝数比为 1:22。

Table 1 Parameter of magnetic core model

parameter	value
effective air-gap length	0cm
magnetization saturation	$1 \times 10^6 \text{ A/m}$
thermal energy parameter	1A/m
domain flexing parameter	0.1
domain anisotropy parameter	15A/m
mean magnetic cross-section	2.8cm^2
mean magnetic path length	31.4cm
stacking factor	1

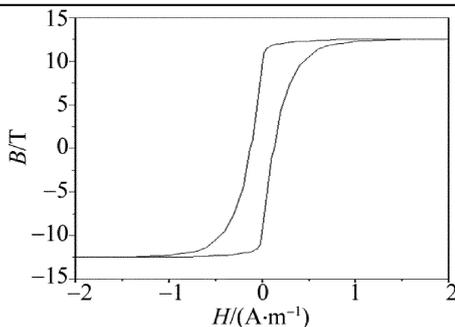


Fig. 2 Magnetic core B-H curve

为验证磁芯模型的设计, 在磁开关模型中加入复位电路来进行仿真, 设置复位线圈的绕组匝数为 1 匝, 改变不同的复位电流 I_r , 对电路进行仿真, 电路如图 3 所示。由参考文献 [7] 中的芯复位饱和电流公式:

$$I_s = H_s L / N_r \quad (1)$$

式中, H_s 为磁芯反向饱和和磁场强度, L 为磁芯有效链路长度, N_r 为复位线圈绕组匝数, 取 $H_s = 80\text{A/m}$, $L = 0.314\text{m}$, $N_r = 1$, 计算可得复位饱和电流 $I_s = 25.12\text{A}$ 。从图 4 中可以看出, 当复位电流超过 25A 之后, 磁芯会被复位至饱和和磁感应强度处, 不再显著升高, 上述仿真结果与理论计算符合较好, 验证了磁芯设计的准确性。

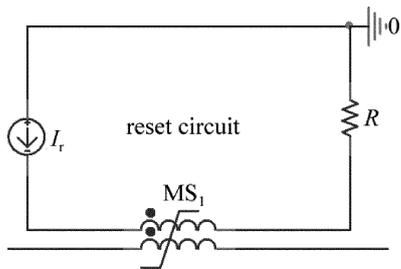


Fig. 3 Magnetic core reset circuit

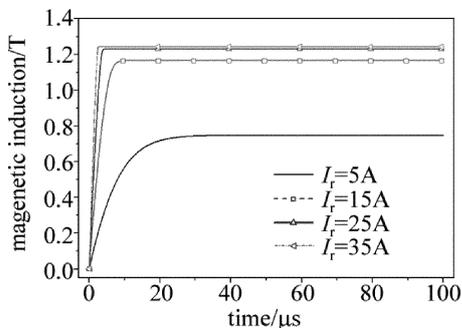


Fig. 4 Magnetic induction changes in different reset current in simulation

2.2 脉冲电路的仿真

脉冲放电电路的充电电源为高频开关电容充电电源,仿真中使用频率为50kHz、幅值为75A的正弦电流源经电桥整流得到,充电过程中,持续给储能电容 C_0 充电达到设定电压值。IGBT栅极电压为脉冲电压源输出的幅值15V的方波信号。设置PSPICE软件进行时间长度300 μ s的瞬态仿真,最大步长为2ns。仿真和实验得到测得电路中点6、点8的电压波形如图5和图6所示。在图5a中,仿真电路在230 μ s时刻触发

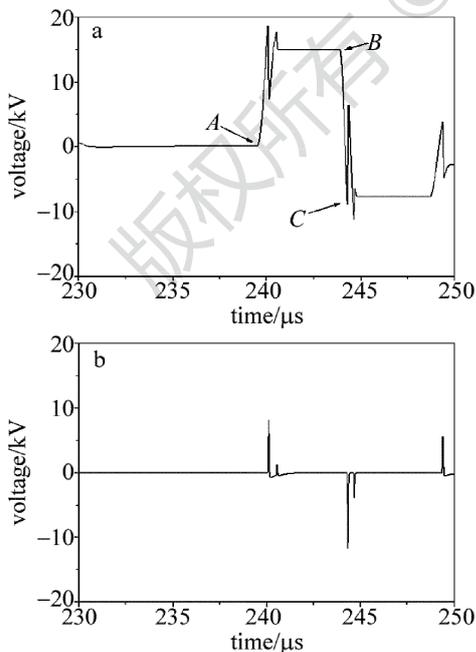


Fig. 5 Simulation waveform of point 6 and point 8 in circuit
a—simulation waveform of point 6 in Fig. 1 b—simulation waveform of point 8 in Fig. 1

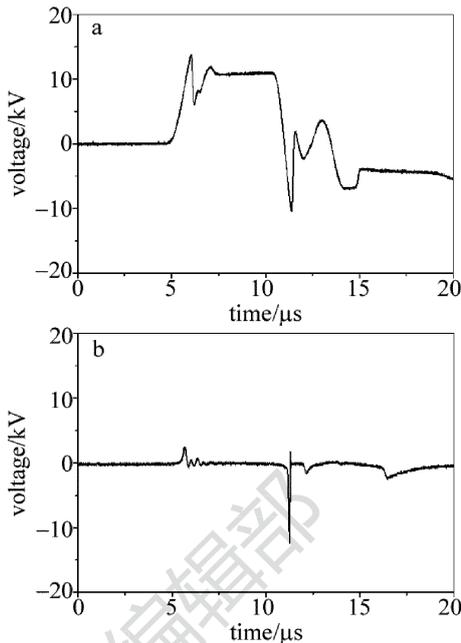


Fig. 6 Experiment waveform of point 6 and point 8 in circuit
a—experiment waveform of point 6 in Fig. 1 b—experiment waveform of point 8 in Fig. 1

IGBT导通进入放电过程,对应实验波形图6a中的0时刻,A点对应1级磁开关饱和时刻,B点对应变压器副边饱和时刻,C点对应2级磁开关饱和时刻,将仿真波形与实验波形对比可知,经过上述3个关键点之后两者均出现约12kV的放电电压。由于仿真中元件参数与实际电路的差异在时间上两者并未完全统一,但是仿真电路已经能够正确描述电路在放电过程中出现磁芯饱和导致电路状态突变的工作过程(见图5a中的A,B,C3点)。对脉冲放电电路建模的目的是为了研究放电时间发生抖动的原因,该时间为一个相对时间,因此本模型的建立对放电抖动的分析是适用的。

3 放电延时抖动分析

放电延时抖动由电路工作状态的不稳定导致,电路中的磁性元件是主要因素。磁开关及饱和变压器磁芯饱和时间可由伏秒积公式表示为:

$$\int U dt = NS \Delta B \quad (2)$$

式中, U 为磁开关两端电压, t 为时间, N 为磁芯绕组匝数, S 为磁芯横截面积, ΔB 为磁芯磁通密度变化量。在磁开关制作完成之后, N 和 S 均为定值,其饱和时间主要由两端所承受的电压和磁通密度摆幅来决定。改变 C_0 上的充电电压对电路进行仿真,图7为不同充电电压下的放电波形。由仿真数据可知,随着充电电压从800V上升到1100V,充电电压每伏抖动引起的放电抖动依次为11ns,8ns,6ns和5ns,这个结论与参考文献[14]中的实验数据相符较好。实验和仿真中初始

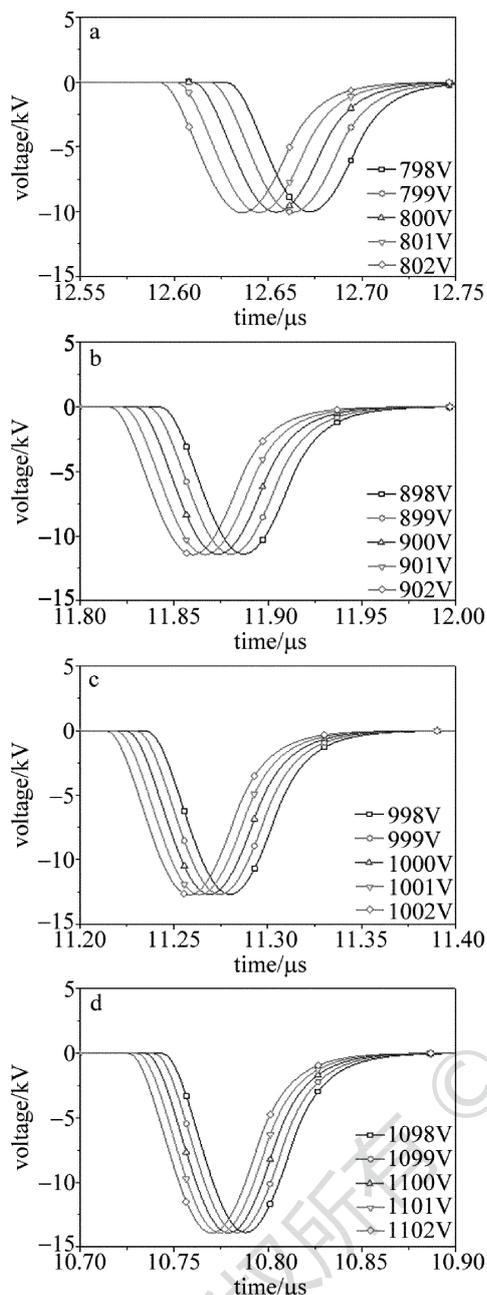


Fig. 7 Discharge waveform with different initial charge voltage in simulation
 a— V_{C_0} around 800V b— V_{C_0} around 900V c— V_{C_0} around 1000V d— V_{C_0} around 1100V

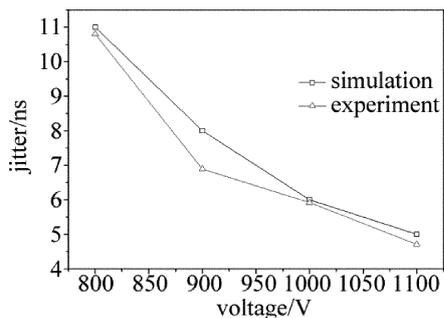


Fig. 8 Discharge jitter caused by the initial charge voltage jitter in simulation and experiment

电容电压稳定性引起的放电抖动对比如图 8 所示,随

着初始电容充电电压的升高,每伏电压的波动引起的放电抖动逐渐减小。

实验中发现,使用两级耦合磁开关复位电路可显著降低放电延时抖动。1 级复位回路使用线圈绕组 1 级磁开关磁芯 1 匝,可饱和脉冲变压器磁芯 3 匝,再连接约 $100\mu\text{H}$ 的电感构成。2 级复位回路由可饱和脉冲变压器和 2 级磁开关磁芯均绕组 1 匝,再连接 $50\mu\text{H}$ 电感制成,且 2 级磁开关磁芯处复位电路绕组方向与磁开关绕组方向相反,具体电路如图 9 所示,该电路已经获专利保护^[17]。对未采用和采用两级复位电路分别进行实验,采集 100 组放电数据进行放电延时抖动分析,发现抖动时间从未加复位电路约 $2.8\mu\text{s}$ 降低到加复位电路后约 36ns ,放电时间分布如图 10 所示,图中纵坐标表示对应时间内累积出现的放电次数。对耦合复位电路进行了仿真。由于实验中储能电容 C_0 放电之后具有不同的剩余电压,这也是引起放电抖动的重

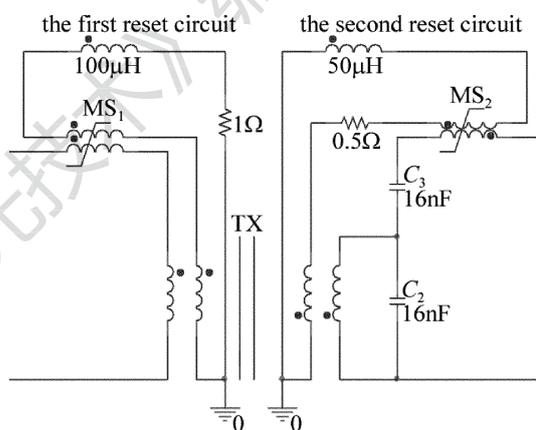


Fig. 9 Reset circuits of two stage magnetic switch

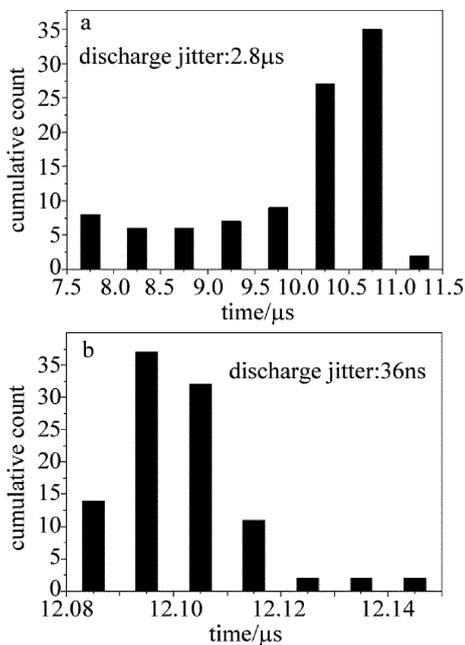


Fig. 10 Discharge jitter without and with reset circuit in experiment
 a—without reset circuit b—with reset circuit

要因素,通过加入这一抖动因素对两级复位回路的工作原理进行仿真分析。设置储能电容 C_0 的剩余电压为 $0V \sim 100V$,每 $20V$ 进行一次仿真,仿真时间长度为 $400\mu s$ 。未加复位电路和加复位电路的仿真放电波形如图 11 所示,放电抖动由 $1.8\mu s$ 降低到 $82ns$,由于仿真中只考虑了一种抖动因素的影响,所以未加复位电路时的实验抖动要大于仿真抖动。总的来说,对于复位电路降低放电抖动的作用效果,仿真与实验大致吻合,均从微秒量级降低到纳秒量级。

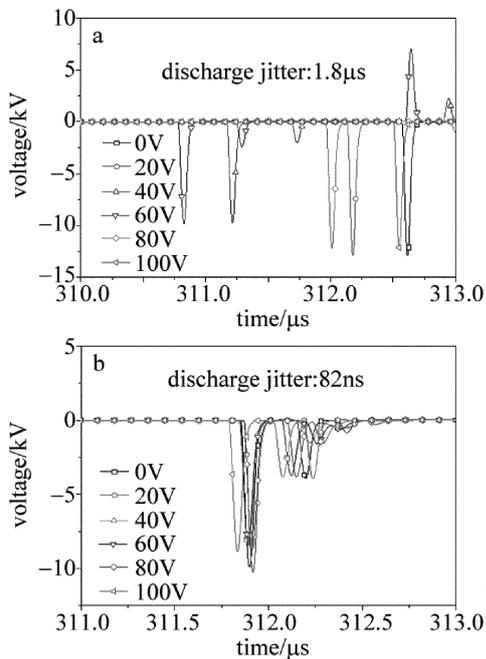


Fig. 11 Discharge time jitter caused by different initial capacitor voltage in simulation
a—without reset circuit b—with reset circuit

通过分析仿真中磁芯磁感应强度的变化过程,发现加上复位电路之后,电路中 3 级磁芯的稳定性均得到一定程度的改善,其中 1 级磁开关磁芯效果最为明显。图 12 为未加复位电路和加复位电路两种情况下,1 级磁开关磁芯磁感应强度在储能电容不同剩余电压下的变化情况。在 $0\mu s \sim 230\mu s$ 的充电阶段,电路中通过高频纹波充电电流,未加复位电路的磁芯状态在饱和区附近一直波动,而加复位电路的磁芯迅速被复位至稳定的饱和状态;随后储能电容充电结束,电路中充电电流减小至仅维持储能电容电压恒定的水平,磁芯的磁感应强度开始下降,加复位电路情况下的磁芯磁感应强度下降抖动明显小于未加复位电路;在 $300\mu s$ 时刻触发 IGBT 导通电路进入放电阶段,复位电路作用下的磁芯磁感应强度变化过程更加稳定。通过对比可以看出,从充电到放电阶段,加上耦合复位电路之后,磁芯的磁感应强度变化受抖动因素影响减小,有利于磁开关、可饱和脉冲变压器获得更稳定的工作状态,

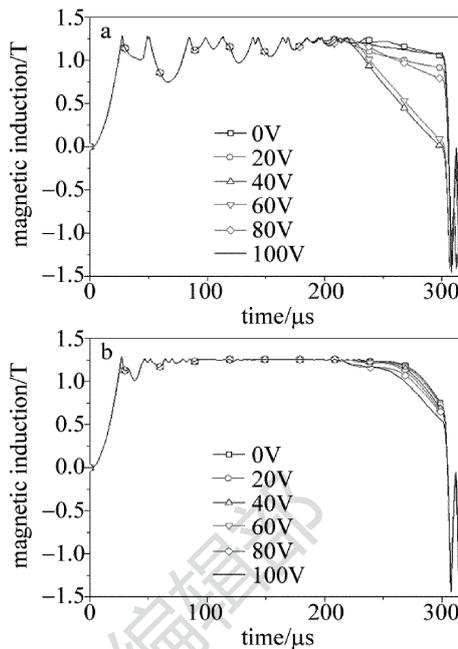


Fig. 12 Induction changes of the first magnetic core with different initial capacitor voltage in simulation
a—without reset circuit b—with reset circuit

进而降低放电延时抖动。

4 结论

通过 PSPICE 软件对放电电路仿真,与实验波形进行对比,对电路工作原理进行全面的阐述,发现仿真与实验在放电阶段符合较好。同时,利用电路仿真对放电延时抖动进行分析,证实储能电容充电电压的稳定性对放电抖动有较大影响,放电抖动随着充电电压的升高而降低。实验中发现,设计一种耦合复位回路,可显著减小放电延时抖动。电路仿真表明,耦合复位回路在充电阶段可将磁开关磁芯复位至稳定水平,在放电阶段可提高各级磁芯变化的稳定性,有效降低储能电容剩余电压等抖动因素的影响。预计利用该电路仿真模型,可对电路参量进行优化,进一步降低脉冲放电的延时抖动。

参 考 文 献

- [1] ZHENG J Y, HE W. Review of research actuality and development directions of pulsed power technology[J]. Mechanical and Electrical Engineering Magazine, 2008, 25(4): 1-4 (in Chinese).
- [2] ZHANG D D, YAN P, WANG J. Magnetic component design and circuit simulation for MPC system [J]. High Voltage Apparatus, 2009, 45(1): 18-24 (in Chinese).
- [3] YANG Sh, ZHONG H H, YANG H W, et al. Design of magnetic switch based on metglas magnetic core [J]. High Power Laser and Particle Beams, 2010, 22(5): 1172-1176 (in Chinese).
- [4] NESS R, MELCHER P, FERGUSON G, et al. A decade of solid state pulsed power development at Cymer Inc [C]// 2004 IEEE International Power Modulator Conference. New York, USA: IEEE, 2004: 228-233.

- [5] POKRYVAILO A, YANKELEVICH Y, WOLF M, *et al.* A high-power pulsed corona source for pollution control applications [J]. IEEE Transactions on Plasma Science, 2004, 32(5): 2045-2054.
- [6] YOU L B, LIANG X, YU Y Sh, *et al.* Design and experimental study of all solid state pulse power module for excimer laser [J]. High Power Laser and Particle Beams, 2009, 21(11): 1750-1754 (in Chinese).
- [7] LI Y Ch, YOU L B, WANG Q Sh, *et al.* Core reset in a magnetic pulse compression switch of an excimer laser power supply [J]. Laser Technology, 2013, 37(6): 803-807 (in Chinese).
- [8] ZHANG D D, YAN P, WANG J. Simulation on a magnetic pulse compression system [J]. High Power Laser and Particle Beams, 2008, 20(3): 497-500 (in Chinese).
- [9] WANG D D, QIU J, LIU K F. All solid-state pulsed power generator with semiconductor and magnetic switches [J]. High Power Laser and Particle Beams, 2010, 22(4): 730-734 (in Chinese).
- [10] LI Y B, LIANG X, ZHAO J M, *et al.* High precision voltage control for MOPA excimer laser [J]. Laser Technology, 2013, 37(5): 660-663 (in Chinese).
- [11] ZHAO J M, GAO J, LIANG X, *et al.* Study on pulse charge power for a dual-chamber excimer laser [J]. Laser Technology, 2013, 37(1): 97-100 (in Chinese).
- [12] JIANG W, MATSUDA T, YATSUI K, *et al.* High repetition-rate, low jitter pulsed power generator for excimer laser applications [C]// Power Modulator Symposium, 2002 and 2002 High-Voltage Workshop. New York, USA: IEEE, 2002: 605-607.
- [13] NESS R M, MELCHER P C, SAETHRE R B. Timing and synchronization of solid state pulse power modules (SSPPM) for excimer laser application [C]// Power Modulator Symposium, 2002 and 2002 High-Voltage Workshop Conference Record of the Twenty-Fifth International. New York, USA: IEEE, 2002: 525-528.
- [14] HU Y W. Studies on magnetic switch controlled discharge circuit for excimer laser [D]. Wuhan: Huazhong University of Science and Technology, 2013: 41-43 (in Chinese).
- [15] ZHAO Y X. Pspice and electronic device model [M]. Beijing: Beijing University of Posts and Telecommunications Press, 2004: 33-36 (in Chinese).
- [16] ZHANG D H, YAN P, GAO Y H. Using methods of transformer in pspice [J]. Electrical Application, 2007, 26(1): 21-26 (in Chinese).
- [17] HU Y W, ZUO D L, WANG X B, *et al.* A pulsed source for excimer laser; China, 201210493440.6 [P]. 2012-11-28 (in Chinese).