

文章编号: 1001-3806(2011)02-0199-03

基于 FPGA 的插频式外差干涉信号处理方法

邱小倩, 乐燕芬, 王 静

(上海理工大学 光电信息与计算机工程学院, 上海 200093)

摘要: 为了测得外差干涉仪的相位移, 采用插频法对外差干涉仪的参考信号与测量信号进行了处理, 从而测得两个信号的相位差即多普勒频移。插频法基于过零检测原理, 即在测量信号与参考信号上升沿来临时, 分别对两信号插入脉冲, 通过对插入的脉冲计数, 实现相位差的测量。外差干涉仪光源是拍频为 2.2MHz 的 He-Ne 激光, 使用迈克尔逊干涉仪测量系统, 插入脉冲频率为 100MHz, 计数及乘除等相关运算用现场可编程门阵列实现, 理论分析测量分辨率可以达到 $\frac{11}{1000}\lambda$, 约为 6.9608nm。结果表明, 该方法具有很强的实际应用价值。

关键词: 测量与计量; 外差干涉仪; 现场可编程门阵列; 插频; 信号处理

中图分类号: TH744.3 **文献标识码:** A **doi:** 10.3969/j.issn.1001-3806.2011.02.016

Interpolation of heterodyne interferometric signals based on FPGA

QIU Xiao-qian, LE Yan-fen, WANG Jing

(School of Optical-Electrical and Computer Engineering, Shanghai University of Science and Technology, Shanghai 200093, China)

Abstract: In order to measure the phase displacement of a heterodyne interferometer, namely Doppler frequency shift, an interpolation processing method of the heterodyne interferometer based on field programmable gate array (FPGA) was introduced. Based on zero-crossing detection, it starts to interpolate pulses at the rising edges of measurement and reference signals respectively and the phase displacement can be calculated by counting the interpolated pulses. In the experiment, the light source is He-Ne laser with beat frequency of 2.2MHz, measurement device is Michelson's interferometer, and the inserting pulse frequency is 100MHz. The following calculating work, such as counting, multiplication and division, was accomplished by FPGA. From theoretical analysis, the measurement resolution can achieve, $\frac{11}{1000}\lambda$, about 6.9608nm. The result indicates that is of high value for practical application.

Key words: measurement and metrology; heterodyne interferometer; field programmable gate array; interpolation; signal processing

引言

在精密测试领域^[1,2], 激光外差干涉测量技术因具有响应速率快、测量范围大、信噪比高、能够克服方向模糊且不受光源光强变化的影响等优点而获得了广泛应用。在该领域的测量系统中, 典型的是美国 Agilent 公司为代表的激光外差干涉测量系统, 此系统以 He-Ne 激光器(利用塞曼效应分裂)作为测量光源。现代外差干涉测量系统在精密和超精密测量领域应用更加广泛。国内外的科研人员正在对激光外差干涉测量技

术进行更深入的研究^[3], 使激光干涉外差测量技术应用到更广泛的测量领域中。

外差干涉测量中, 信号处理从总体上讲可以分为频率解调法^[1,4]和相位解调法^[5-10]两类。频率解调中常用的是锁相倍频计数, 采用锁相环的锁相倍频, 对信号的频率进行放大, 相应地提高了测量精度。但锁相环自身捕捉范围有一定局限性, 压控振荡(voltage-controlled oscillator, VCO)的振荡频率也有其范围, 如果超出, 则造成失锁, 测量范围不受 $\lambda/2$ 限制, 但实现高测量分辨率相对较难, 示值稳定性相对较差。即使锁相倍频利用相位法, 但是处理时采用了混频, 由于混频本身存在的频率干扰和非线性失真等问题, 在信号处理中需增加滤波环节, 这就给信号处理系统的集成造成了一定困难。

在相位解调法中应用最早也较简单实用的是过零检测“填脉冲式”^[4,5,7], 检测基础是分别检测两信号

基金项目: 教育部高等学校博士学科点专项科研基金资助项目(200802520005)

作者简介: 邱小倩(1985-), 女, 硕士研究生, 现主要从事外差干涉信号处理的研究。

E-mail: qxq5566@sina.com

收稿日期: 2010-07-07; 收到修改稿日期: 2010-09-06

(A,B)电压的零点。作者在此基础之上做了一些改善,当检测到零点时,对两信号进行周期内填脉冲,进行脉冲计数得到 N_A 和 N_B ,二者的差值即为两信号的相位差,经过相关的数学运算可得所测位移。在方案设计中,增加了计数器的个数,主要针对信号不满整周期时,采用信号的上升沿和下降沿作为计数器的触发,可保证计数精确性,提高了计数精度。采用专用集成电路芯片现场可编程门阵列(field programmable gate array, FPGA),计数器容量大,且电路集成度高,可以完成各种基本数学运算。

1 相位计设计原理

干涉仪的两路信号均为方波,则分别定义测量信号和参考信号的一个方波周期为 T_m 和 T_r ,以每个 T_m 作为采样标准,以 T_m 上升沿和下降沿触发为基准,则在每个 T_m 结束时,即下个时钟上升沿触发时,统计前一个周期内的插入脉冲数 N_m ,同时在一个 T_r 内对参考信号进行插频,统计插入脉冲数 N_r 。

由激光干涉仪测量公式:

$$L = \frac{\lambda}{2} \int \Delta f dt \quad (1)$$

可得:

$$L = \frac{\lambda}{2} \sum_i^k (f_m - f_r) T_{m,i} \quad (2)$$

式中, i 为 $T_{m,i}$ 采样数 ($i \geq 1$, 且为整数); k 为 i 的上限取值,且 $k = 2^n$, n 为自然数; $\lambda = 632.8 \text{ nm}$ 为 He-Ne 激光器波长; f_m 为测量信号频率, $f_m = f_r \pm \Delta f$, Δf 为多普勒频移 (MHz); f_r 为参考信号频率 (MHz); L 为待测位移 (nm)。

$$L = \frac{\lambda}{2} \sum_i^k \left(\frac{1}{T_{m,i}} - \frac{1}{T_{r,i}} \right) T_{m,i} = \frac{\lambda}{2} \sum_i^k \left(\frac{T_{r,i} - T_{m,i}}{T_{m,i} T_{r,i}} \right) \times T_{m,i} = \frac{\lambda}{2} \sum_i^k \frac{T_{r,i} - T_{m,i}}{T_{r,i}} \quad (3)$$

可得:

$$L = \frac{\lambda}{2} \sum_i^k \frac{N_{r,i} - N_{m,i}}{N_{r,i}} \quad (4)$$

插频方法的原理图如图 1 所示。

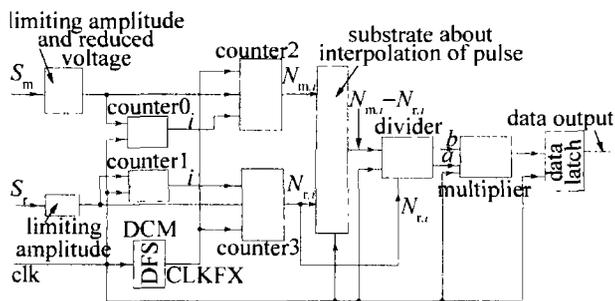


Fig. 1 Chart of interpolation principle, S_r —reference; S_m —measurement; clk—external clock; CLKFX—interpolation frequency signal

实验中测得的测量信号电压 V_{p-p} 值超过 FPGA 的电压范围,在进入 FPGA 之前需对测量信号 S_m 进行降压限幅;参考信号电压 V_{p-p} 为适应 FPGA 的要求需要进行限幅以便被识别。 S_m 和 S_r 分别作为计数器 2 和计数器 3 的计数触发信号,得到计数结果 $N_{m,i}, N_{r,i}$ 。

在对测量信号与参考信号计数时,也同步对测量信号及参考信号的周期进行计数,以此来控制采样数 i ,通过对计数器的计数范围设定可以设定 i 的值,当采样数 i 达到设定值后,分别对计数器 2 和计数器 3 发出控制信号,停止计数。在计数器 0 和计数器 1 计数过程中,计数器 2 和计数器 3 在一个测量信号周期和一个参考信号周内输出计数结果分别为 $N_{m,i}, N_{r,i}$,经过周期内插频数对减后得到 $N_{r,i} - N_{m,i}$,将结果输入除法器作为被除数,同时将参考信号插频计数结果 $N_{r,i}$ 作为除法器的另一输入,即除数,得到 $\frac{N_{r,i} - N_{m,i}}{N_{r,i}}$,将其作为乘法器(见图 2)的输入 a ,乘法器的另一个输入 b 为设定值 $\lambda/2$,经过乘法运算即可得测量位移。

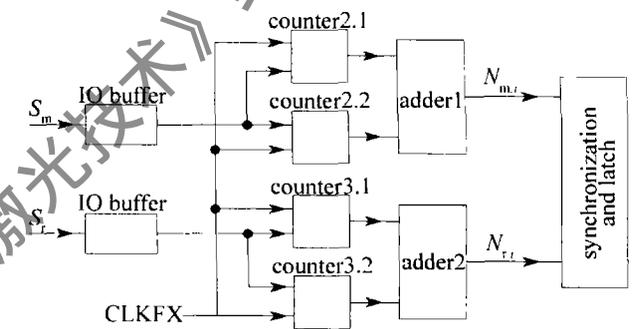


Fig. 2 Counting mode of signal processing

入 b 为设定值 $\lambda/2$,经过乘法运算即可得测量位移。

在本文中采样数可人为自由设定,方便灵活,当 i 达到设定值以后,计数器自动清零,重新计数,同时在此次 i 计数结束时输出运算结果,通过多个 i 的计数,运算结果不断累加求和输出,可以获得较为精确的实际位移值。该方法的精度取决于插入脉冲的频率,频率越高,相位计的分辨率越高。在本文中插入 100MHz 频率,参考信号拍频为 2.2MHz,则实际测量分辨率为 $\frac{11\lambda}{1000}$,即 6.9608nm。

本方案中的详细计数模块框图如图 2 所示,其中 counter2.1 及 counter2.2 为图 1 中的 counter2 模块, counter3.1 及 counter3.2 为图 1 中的 counter3 模块。

在此计数模块中,测量信号的上升沿作为 counter2.1 的计数触发信号,当测量信号上升沿到来时计数器开始计数,测量信号的下降沿作为 counter2.2 的计数触发信号,当测量信号的下降沿到来时计数器开始计数,两个计数器的计数之和为测量信号一个周期内插入脉冲数 $N_{m,i}$;同理,参考信号的上升沿和下降沿分

别作为 counter3.1 和 counter3.2 的计数触发信号,两个计数器的计数之和为参考信号一个周期内插入脉冲数 $N_{r,i}$ 。

测量信号与参考信号的仿真计数结果如图3和图4所示。

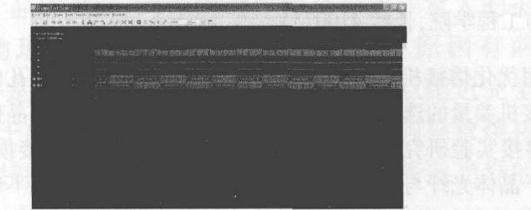


Fig.3 Simulation results for measurement signal

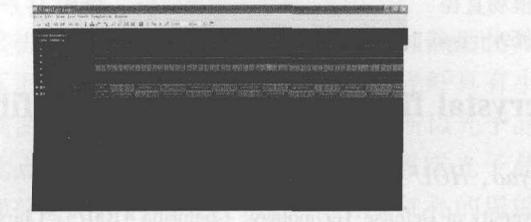


Fig.4 Simulation results for reference signal

在图3中,CLKFX是插入脉冲频率,测量信号的上升沿和下降沿分别作为计数器2.1和计数器2.2的触发信号,reset是复位信号,icounter为两个计数器的计数停止的控制信号,co1和co2分别为计数器2.1和计数器2.2的溢出位,q1,q2分别是计数器2.1和计数器2.2的计数输出结果。

在图4中,CLKFX是插入脉冲频率,参考信号的上升沿和下降沿分别作为计数器3.1和计数器3.2的触发信号,reset是复位信号,icounter为两个计数器的计数停止的控制信号,co3_1和co3_2分别为计数器3.1和计数器3.2的溢出位,q3_1,q3_2分别是计数器3.1和计数器3.2的计数输出结果。

2 相位计电路设计

电路设计整体框图如图5所示,其中有联合测试

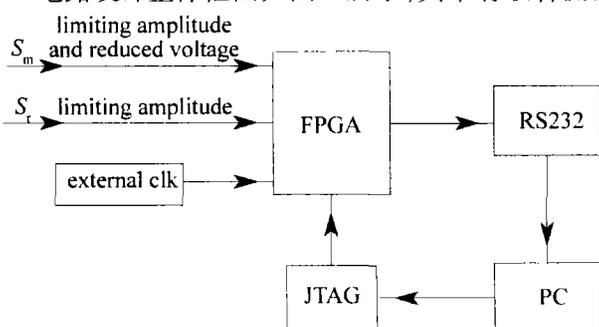


Fig.5 Whole design block diagram

行为组织(joint test action groupm, JTAG)。

与以往填脉冲法的电路设计的最大不同是引入了可编程逻辑器件FPGA。它是在可编程逻辑阵列(programmable array logic, PAL)、通用逻辑阵列(generic

array logic, GAL)、可擦写逻辑器件(erasable programmable logic device, EPLD)和复杂可编程逻辑器件(complex programmable logic device, CPLD)等可编程器件的基础上进一步发展的产物。作为ASIC领域中的一种半定制电路,既克服了定制电路的不足,又克服了原有可编程器件门电路有限的缺点。

在本电路设计中选择Xilinx公司的Spartan3系列中的XC3S1500开发板,Spartan3系列是Xilinx公司开发的新一代产品。该系列的芯片的逻辑门从5万~500万不等,主要功能单元为可配置逻辑模块(configurable logic block, CLB)、输入/输出块(input/output block)、块RAM(blockRAM)。除此之外,还有布线资源、数字时钟管理器(digital clock manager, DCM)和乘法器(multiplier)等。DCM提供各种时钟资源,包括多种分频、移相后的时钟;multiplier为18bit×18bit硬件乘法器,是高性能的乘法单元,可以在一个时钟周期内完成乘法运算。

其中,DCM的优良特性为本方案设计提供了极大方便。DCM不仅可以保证芯片的内部时钟和外部时钟保持精确的同步,还可以对时钟信号进行消除时钟抖动、倍频、分频以及相位移动。DCM由4大功能模块构成,即延时锁相环(delay-locked loop, DLL)、数字频率合成器(digital frequency synthesizer, DFS)、移相器(phase shifter, PS)和逻辑状态指示器。

在本文中外部有源晶振提供50MHz的时钟信号作为全局时钟,进入FPGA后经DCM的数字频率合成器,可以获得100MHz的插频脉冲。

DFS频率合成公式为:

$$f_{CLKFX} = f_{CLKIN} \times \frac{M}{D} \quad (5)$$

式中, f_{CLKIN} 为数字频率合成器的外部时钟输入频率(MHz); f_{CLKFX} 为数字频率合成器的输出频率(MHz); M 为CLKFX-multiply频率合成器的乘数参量项,取值范围2~32; D 为CLKFX-devide频率合成器的除数参量项,取值范围1~32。

相位计和计算机的连接采用RS232串口通信,波特率为9600,无奇偶校验,将处理结果送入计算机显示,显示采用LabVIEW编程界面。

3 结论

FPGA设计采用VHDL语言描述,其突出优点是能够从多个层次对数字系统进行建模和描述,大大简化了硬件设计任务,提高了设计效率和可靠性。程序特点是将一项设计或设计实体(可以是一个元件、一

(下转第205页)

区域形状,最终达到全光纤光子晶体光纤激光运转的低损耗需求。

参 考 文 献

- [1] WANG R X. Numerical study on the coupling of the photonic crystal fiber[J]. *Laser Technology*,2007,31(5):493-495(in Chinese).
- [2] WANG R X. Numerical study of splice loss of high-nonlinearity photonic crystal fibers[J]. *Laser Technology*,2008,32(3):302-304(in Chinese).
- [3] ZHANG W, ZHANG L, CHEN Sh, *et al.* Low loss splicing experiment of high nonlinearity photonic crystal fiber and single mode fiber [J]. *Chinese Journal of Lasers*, 2006, 33(10): 1389-1392(in Chinese).
- [4] GUO T Y, LOU Sh Q, LI H L, *et al.* Low loss arc fusion splice of photonic crystal fibers[J]. *Acta Optica Sinica*, 2009, 29(2): 511-516(in Chinese).
- [5] YEUK L H, WEI J, JIAN J, *et al.* Loss analysis of single-mode fiber/photo-crystal fiber splice [J]. *Microwave and Optical Technology Letters*,2004,40(5):378-380.
- [6] CHONG J H, RAO M K, ZHU Y, *et al.* An effective splicing method on photonic crystal fiber using CO₂ laser [J]. *IEEE Photonic Technology Letters*,2003,15(7):942-944.
- [7] CHONG J H, RAO M K. Development of a system for laser splicing photonic crystal fiber [J]. *Optics Express*, 2003, 11(12): 1366-1370.
- [8] YABLON A D, BISE R T. Low-loss high-strength microstructured fiber fusion splices using GRIN fiber lenses [J]. *IEEE Photonic Technology Letters*,2005,17(1):118-120.
- [9] NAKAJIMA K, HOGARI K, ZHOU J, *et al.* Hole assisted fiber design for small bending and splice losses [J]. *IEEE Photonic Technology Letters*,2003,15(12):1737-1739.
- [10] KERBAGE C, HALE A, YABLON A, *et al.* Integrated all-fiber variable attenuator based on hybrid microstructure fiber [J]. *Applied Physics Letters*,2001,79(19):3191-3193.
- [11] WANG Y P, BARTELT H, BRUECKNER S, *et al.* Splicing Gedoped photonic crystal fibers using commercial fusion splicer with default discharge parameters [J]. *Optics Express*, 2008, 16(10): 7258-7263.
- [12] LEON-SAVAL S G, BIRKS T A, JOLY N Y, *et al.* Splice-free interfacing of photonic crystal fibers [J]. *Optics Letters*, 2005, 30(13): 1629-1631.
- [13] XIAO L, DEMOKAN M S, JIN W, *et al.* Fusion splicing photonic crystal fibers and conventional single-mode fibers: microhole collapse effect [J]. *Journal of Lightwave Technology*,2007,25(11):3563-3568.
- [14] BOURLIAGUET B, PARÉ C, ÉMOND F, *et al.* Microstructured fiber splicing [J]. *Optics Express*, 2003, 11(25): 3412-3417.
- [15] XIAO L, JIN W, DEMOKAN M S. Fusion splicing small-core photonic crystal fibers and single-mode fibers by repeated arc discharges [J]. *Optics Letters*,2007,32(2):115-117.
- [16] FRAZAO O, CARVALHO J P, SALGADO H M. Low-loss splice in a microstructured fibre using a conventional fusion splicer [J]. *Microwave and Optical Technology Letters*,2005, 46(2):105-109.
- [17] LAGSGAARD J, BJARKLEV A. Reduction of coupling loss to photonic crystal fibers by controlled hole collapse: a numerical study [J]. *Optics Communications*,2004,23(7):431-435.
- [18] WANG Y B, CHEN Z L, HOU J, *et al.* Effectively increasing mode field diameter of photonic crystal fibers [J]. *High Power Laser and Particle Beams*,2010,22(7):1491-1494(in Chinese).

(上接第201页)

个电路模块、一个系统)分成外部(即端口)和内部(即设计实体的内部功能和算法)。丰富的仿真语言和库函数,在大规模集成电路设计的早期就能查验出设计系统的功能可行性,可随时对设计进行功能仿真、时序仿真,设计初期就可以对整个工程设计的可行性作出决策,缩短了设计周期。

从理论上分析验证,本方法可以实现分辨率为 $\frac{11\lambda}{1000}$ 的纳米位移测量。在以后的实验过程中,通过对 FPGA 中的 DCM 设置不同的频率改变插入脉冲频率,可以尝试更高频率,如 150MHz, 200MHz, 250MHz, 300MHz, 而分辨率为 $\frac{11\lambda}{1500}, \frac{11\lambda}{2000}, \frac{11\lambda}{2500}, \frac{11\lambda}{3000}$, 将分别进行实验验证。

参 考 文 献

- [1] DAI G L. The study on dual-frequency laser interferometer for nanometrology [D]. Beijing: Department of Precision Instruments and Mechanology of Tsinghua University, 1998: 1-168 (in Chinese).
- [2] CHEN B Y, LI D C. Challenges and opportunities of nanomeasurement technology [J]. *Chinese Journal of Scientific Instrument*, 2005, 26(5): 547-550 (in Chinese).
- [3] XIE Y, WU Y Z. Zeeman laser interferometer errors for high-precision measurement [J]. *Applied Optics*, 1992, 31(7): 881-884.
- [4] YANG T B, LUO X, LI D C. Dynamic data collection method of heterodyne interferometer based on FPGA [J]. *Optical Technique*, 2003, 29(6): 114-116 (in Chinese).
- [5] ZHAO Y, LI D C. Heterodyne interferometer signal processing method based on phase and phase integer measurement [J]. *Acta Metrological Sinica*, 1995, 16(1): 31-36 (in Chinese).
- [6] ZHANG C M, ZHAO Y, LI D C. Application of filling pulse method to phase detection of uncommon-frequency signal [J]. *Opto-electronic Engineering*, 2000, 27(3): 40-43 (in Chinese).
- [7] OLDHAM N M, KRAMAR J A, HETRICK P S, *et al.* Electronic limitations in phase meters for heterodyne interferometry [J]. *Precision Engineering*, 1993, 15(3): 173-179.
- [8] NICOLI J A G. Multiperiodical phasemeter: US, 4157500 [P]. 1979-06-05.
- [9] MIYAZAKI Ch, AKATSU T, MORI S, *et al.* A laser measurement system for fast and precise positioning [J]. *JSME International Journal*, 1990, 33(1): 49-54.
- [10] WU Ch M. Heterodyne interferometric system with subnanometer accuracy for measurement of straightness [J]. *Applied Optics*, 2004, 43(19): 3812-3816.